

FORMATO 1
PLANIFICACIÓN DE CURSO
 Segundo Semestre académico 2025

I. ACTIVIDAD CURRICULAR Y CARGA HORARIA

Asignatura:	Lenguajes de Programación	Código:COM3002
Semestre de la Carrera:	6to Semestre	
Carrera:	Ingeniería Civil en Computación	
Escuela:	Escuela de Ingeniería	
Docente(s):	Rodrigo Delgado	
Ayudante(s):		
Horario:	Cátedra: Martes 14:30-16:00 Jueves 16:15 - 17:45 Ayudantía: Viernes 12:00-13:30	

Créditos SCT:	6
Carga horaria semestral ¹ :	180 horas
Carga horaria semanal:	10 horas

Tiempo de trabajo sincrónico semanal:	4.5 horas
Tiempo de trabajo asincrónico semanal:	5.5 horas

II. RESULTADOS U OBJETIVOS DE APRENDIZAJE ESPERADOS ESTE SEMESTRE

1) Explica el funcionamiento de un chip de memoria y una CPU moderna.
2) Comprende el funcionamiento de los dispositivos de Entrada/Salida e interfaces de comunicación.
3) Diseña circuitos digitales, a base de sus propios circuitos y circuitos estándar.
4) Identifica y escribe código ensamblador X86 y RISC-V.

¹ Considere que 1 crédito SCT equivale a 30 horas de trabajo total (presencial/sincrónico y autónomo/asincrónico) en el semestre.

III. UNIDADES, CONTENIDOS Y ACTIVIDADES

UNIDAD: <i>Fundamentos de la arquitectura de computadores</i>				
Semana	Contenidos	Actividades de enseñanza y aprendizaje		Actividades de evaluación diagnóstica, formativa y/o sumativa
		Tiempo sincrónico	Tiempo asincrónico (trabajo autónomo del o la estudiante)	
1	Introducción a la arquitectura de computadores.	3 hrs	5 hrs	
2	Sistema numérico y representación de la información.	3 hrs	5 hrs	Ejercicios formativos de transformaciones de datos.
3	Componentes del computador	4.5 hrs	5 hrs	

UNIDAD: <i>Procesamiento paralelo y pipelining</i>				
Semana	Contenidos	Actividades de enseñanza y aprendizaje		Actividades de evaluación diagnóstica, formativa y/o sumativa
		Tiempo sincrónico	Tiempo asincrónico (trabajo autónomo del o la estudiante)	
4	Ciclo de instrucción	4.5 hrs	5 hrs	
5	18 de sept	4.5 hrs	5 hrs	

6	Hazards y Pipelining avanzado	4.5 hrs	5 hrs	Control 1 Ideal Sistemas numéricos
---	-------------------------------	---------	-------	------------------------------------

UNIDAD: *Jerarquía de memoria y sistemas de E/S.*

Semana	Contenidos	Actividades de enseñanza y aprendizaje		Actividades de evaluación diagnóstica, formativa y/o sumativa
		Tiempo sincrónico	Tiempo asincrónico (trabajo autónomo del o la estudiante)	
7	Memorias	4.5 hrs	5 hrs	
8	Memorias Internas	4.5 hrs	5 hrs	
9	Memorias Externas	4.5 hrs	5 hrs	
10	Entrada y Salida	4.5 hrs	5hrs	Control 2 Memorias
11	Dma y dispositivos	4.5 hrs	5 hrs	

UNIDAD: <i>Assembly</i>				
Semana	Contenidos	Actividades de enseñanza y aprendizaje		Actividades de evaluación diagnóstica, formativa y/o sumativa
		Tiempo sincrónico	Tiempo asincrónico (trabajo autónomo del o la estudiante)	
12	Assembly MIPS	4.5 hrs	5 hrs	
13	Assembly Funciones y Stack	4.5 hrs	5 hrs	
14	X86 y RISC-V	4.5 hrs	5 hrs	
15		4.5 hrs	5 hrs	Control 3

IV. CONDICIONES Y POLÍTICAS DE EVALUACIÓN

3 Evaluaciones en formato control durante los horarios de cátedra o ayudantía dependiendo de la semana.

Examen al finalizar el curso.

Ponderación 60% de controles 40% examen.

El examen **no** reemplaza notas salvo reemplazo por ausencias justificadas.

V. BIBLIOGRAFÍA Y RECURSOS OBLIGATORIOS

Stallings W. Computer Organization and Architecture : Designing for Performance. 9th-11th ed. Prentice Hall; 1996.

Pérez, Santiago & Argüello, Daniel & Facchini, Higinio. (2017). Arquitectura de Computadoras - 7^a Versión.