

## ELE2201 Diseño Digital y Aplicaciones

### PLANIFICACIÓN DE CURSO

Primer Semestre académico 2025

#### I. ACTIVIDAD CURRICULAR Y CARGA HORARIA

Asignatura: Diseño Digital y Aplicaciones	Código: ELE2201
Semestre de la Carrera: 3	
Carrera: Ingeniería Civil Eléctrica	
Escuela: Escuela de Ingeniería	
Docente(s): Marcelo Acosta Rojas	
Ayudante(s): Por definir	
Horario: Cátedras: Lunes 12:00-13:30; Jueves 14:30-16:00 Ayudantías: Miércoles 16:15-17:45	

Créditos SCT:	6
Carga horaria semestral <sup>1</sup> :	180 horas
Carga horaria semanal:	10,6 horas

Tiempo de trabajo directo semanal:	4,5 horas
Tiempo de trabajo del estudiante semanal:	6,1 horas

#### II. RESULTADOS U OBJETIVOS DE APRENDIZAJE ESPERADOS ESTE SEMESTRE

1)	Utilizar conceptos y principios de la física y matemáticas, en el análisis de circuitos digitales simplificados que permitan generar soluciones eficientes y de máximo desempeño.
2)	Implementar múltiples sistemas digitales, así como un sistema digital o hardware funcional, considerando especificaciones técnicas, económicas y ambientales, a fin de resolver, en forma óptima, eficiente y efectiva, un problema digital concreto.
3)	Elaborar, de forma clara y concisa, reportes de los trabajos, fundamentando sus resultados con aspectos teóricos y técnicos de sistemas digitales.

<sup>1</sup> Considere que 1 crédito SCT equivale a 30 horas de trabajo total (directo y autónomo) en el semestre.

### III. UNIDADES, CONTENIDOS, ACTIVIDADES Y FECHAS TENTATIVAS

UNIDAD 1: <i>Introducción a los sistemas digitales</i>				
Semana	Contenidos	Actividades de enseñanza y aprendizaje		Fecha del año
		Tiempo directo	Tiempo trabajo autónomo del o la estudiante	
1	-	3	0	
2	<i>1.1 Presentación del curso 1.2 Introducción a Diseño Digital</i>	4,5	6,1	24 y 27 de Marzo
3	<i>Representación de la Información I</i>	4,5	6,1	31 de Marzo y 3 de Abril
4	<i>Representación de la Información II</i>	4,5	6,1	7 y 10 de Abril
5	<i>Álgebra booleana</i>	4,5	6,1	14 y 17 de Abril (Publicación T1)
6	<i>Formas canónicas</i>	4,5	6,1	21 y 24 de Abril (Entrega T1)

UNIDAD 2: <i>Análisis de circuitos combinacionales</i>				
Semana	Contenidos	Actividades de enseñanza y aprendizaje		Actividades de evaluación diagnóstica, formativa y/o sumativa
		Tiempo directo	Tiempo trabajo autónomo del o la estudiante	
7	<i>Circuitos lógicos combinacionales</i>	4,5	6,1	28 de Abril y 5 de Mayo (CC1)
8	<i>Optimización de Circuitos I</i>	4,5	6,1	8 y 12 de Mayo
9	<i>Optimización de Circuitos II</i>	4,5	6,1	15 y 19 de Mayo

UNIDAD 3: <i>Análisis de circuitos secuenciales</i>				
Semana	Contenidos	Actividades de enseñanza y aprendizaje		Actividades de evaluación diagnóstica, formativa y/o sumativa
		Tiempo directo	Tiempo trabajo autónomo del o la estudiante	
10	<i>Circuitos Secuenciales I</i>	4,5	6,1	22 de Mayo y 2 de Junio (Publicación T2)
11	<i>Circuitos Secuenciales II</i>	4,5	6,1	5 y 9 de Junio (Entrega T2)
12	<i>Circuitos Secuenciales III</i>	4,5	6,1	12 y 16 de Junio
13	<i>Otras compuertas lógicas</i>	4,5	6,1	19 y 23 de <u>Junio</u> (CC2)

UNIDAD 4: <i>Aplicaciones digitales, tipos de memorias y ADC.</i>				
Semana	Contenidos	Actividades de enseñanza y aprendizaje		Actividades de evaluación diagnóstica, formativa y/o sumativa
		Tiempo directo	Tiempo trabajo autónomo del o la estudiante	
14	14.1 Arquitectura de microprocesadores 14.2 Memorias 15.1 Microcontroladores & 15.2 Aplicaciones digitales	4,5	6,1	26 y 20 de Junio
Ex 1	-	0	10,6	
Ex 2	-	0	10,6	Examen
Ex 3	-	0	0	

#### IV. CONDICIONES Y POLÍTICAS DE EVALUACIÓN

##### **DISPOSICIONES GENERALES Y PONDERACIONES**

1. LA ASIGNATURA SE EXIME SI:  $NP \geq 5.5$ , siempre y cuando  $NT \geq 4.0$ .
2. LA ASIGNATURA SE APRUEBA SI:  $NF \geq 4.0$  siempre y cuando  $NC \geq 4.0$ ,  $NT \geq 4.0$ .
3. La Nota Final (NF) está compuesta por una Nota de Cátedra (NC) y una Nota de Tareas (NT) con las siguientes ponderaciones:

$$NF = 0.6*NC + 0.4*NT.$$

4. La Nota de Cátedra (NC) está compuesta por las Nota de Presentación (NP) y Examen (NE) con las siguientes ponderaciones:

$$NC = 0.5*NP + 0.5*NE.$$

5. La Nota de Presentación (NP) está compuesta por las notas de los tres Controles de Cátedra (NCC), con las siguientes ponderaciones:

$$NP = 0.5*NCC1 + 0.5*NCC2$$

6. La Nota de Tareas (NT) está compuesta por las notas de las tres evaluaciones, con las siguientes ponderaciones:

$$NT = (1/2)*NT1 + (1/2)*NT2$$

##### **SOBRE EL EXAMEN RECUPERATIVO**

Si el estudiante no cumple en primera instancia con alguno de los criterios de aprobación, podrá optar a un examen recuperativo. En caso de aprobar dicha evaluación, la nota final del curso será 4.0.

#### V. BIBLIOGRAFÍA Y RECURSOS OBLIGATORIOS

- Roth, C. (2006). Fundamentals of Logic Design. Thomson-Engineering.
- Wakerly, J. (2006). Digital Design: Principles & Practices. Prentice Hall.

#### VI. BIBLIOGRAFÍA Y RECURSOS COMPLEMENTARIOS

- Floyd, T.L. (1998). Fundamentos de Sistemas Digitales. Sexta Edición. Prentice Hall.
- Gajjski, D. (1997). Principios de Diseño Digital. Prentice Hall.
- Mano, M. (2004). Logic and Computer Design Fundamentals. Prentice Hall.

Para cualquier comunicación relacionada con la asignatura se recomienda el uso de la plataforma U-Campus o durante las clases.